

Clarity 3D Solver

プリント基板およびICパッケージ設計用の真の3D電磁界ソルバー

Cadence® Clarity™ 3D Solverは、PCB、ICパッケージ、システム・オンIC (SoIC) デザインの重要なインターコネクトを設計するための3Dフルウェーブ電磁界 (EM) シミュレーション・ソフトウェア・ツールです。

Clarity 3D Solverの飛躍的なEMシミュレーション技術により、5G、車載、高性能コンピュータ (HPC)、マシンラーニング・アプリケーション向けのシステムの設計における最も複雑な電磁気 (EM) の課題に、サインオフを可能にするゴールド・スタンダードな精度での取り組みを可能にし、問題なくシステムを製造工程に受け渡すことができます。

業界をリードするケイデンスの分散マルチプロセッシング・テクノロジーにより、Clarity 3D Solverは、クラウドや自社運用の分散コンピューティングの両方において、大規模でより複雑な構造を効率良く効果的に対処するために必要となる、実質的に無制限の処理規模と10倍の処理速度を実現します。Clarity 3D Solverは、シグナル・インテグリティ (SI)、パワー・インテグリティ (PI)、電磁コンプライアンス (EMC) 解析で使用するための非常に高精度なSパラメータ・モデルを作成し、112Gbps+のデータ転送速度でも、実験の測定と一致するシミュレーション結果を可能にします。

並列処理による設計時間の削減

歴史的に、大規模な構造に対して解析を実行する際に、最も大規模でパワフルなコンピュータ・リソースを使用しても、複数の処理可能な構造に手作業で分割せざるを得ませんでした。しかし、そのようなことは、もう必要ありません。Clarity 3D Solverは、3D構造を解析するために必要な数学的な処理を並列化することで、マルチコア・コンピュータ・リソースを活用するように、ゼロから開発されました。タスクは、1台のコンピュータ内の複数のコアや、複数のコンピュータにも並列化できるため、複雑な構造の解析にかかる時間を、10倍もしくはそれ以上の短縮を可能にします。

IC PKG Test Cases	CPU Cores	Clarity	Legacy	Performance Gain	Clarity Memory Requirement	Clarity Memory Reduction
Flipchip PDN	32	4h	41.6h	10.4X	42GB	84%

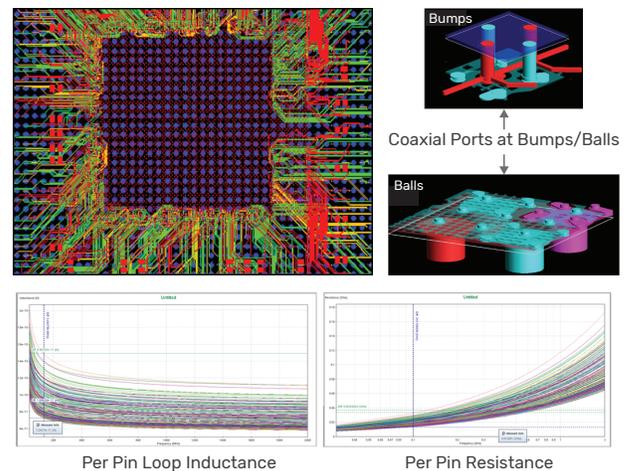


図1: 従来の3Dソルバーを使用して数日かかる全体パッケージのPDNのモデリングを半日で実行することができます

業界をリードする並列化技術により、使用可能な限りの多くのコンピュータ、コンピュータ構成やコアを活用し、メッシュ化と周波数スイープの両方を分割し並列化することが可能です。解析に必要な総時間は、コンピュータ・コアの数により拡張可能です。2倍のコンピュータ・コアを使用すれば、同じ様にパフォーマンスもおおよそ2倍となります。

クラウド・インフラストラクチャーを使用した3D構造の解析のコスト削減

Webベースのクラウド・サーバーを使用して3D構造を解析することは、コンピュータ・ハードウェアを購入する代替案となります。大型で高価なサーバーを選ぶ代わりに、コストの低いクラウドのコンピュータ・リソースを活用して、Clarity 3D Solverを実行する方が効率的かもしれません。このような柔軟性により、3D構造を解析する場合のコンピュータの費用を大幅に削減できます。

完全な設計・解析のフロー

高性能な電子製品を設計するチームで求められるIntelligent System Design™メソドロジーにおいて、Clarity 3D Solverは重要な構成要素です。

ケイデンスの提供する完全な設計および解析フローにより、信頼性が高く競争力のある製品を設計し、予算内で期限内に納品し、マーケット・シェアを拡大することを可能にします。

利点

- ▶ コストのかかる実装、エンジニアリングの遅延、製品のイタレーション、現場での障害の回避
- ▶ 製品がラボでどのように動作するかを正確に予測することにより、最終段階の設計イタレーション削減
- ▶ デザイン・チームと解析チームの効率とコミュニケーションの改善
- ▶ チップ、パッケージ、PCBの統合モデルの抽出機能
- ▶ 速度改善とメモリー削減のほぼ線形な拡張性をもった複雑な3D構造モデリングによる製品開発の加速
- ▶ 迅速かつ精度の高いインターコネクットの抽出による製品の信頼性の向上
- ▶ デザイン・サイクルの早期で問題を特定することで、設計リスピンの回避
- ▶ メカニカル構造を簡単に編集、変更、最適化にCadence Sigrity™ 3D Workbenchのパラメータ化とユーザー定義の計算式の機能を使用するwhat-if解析による製品設計の改善

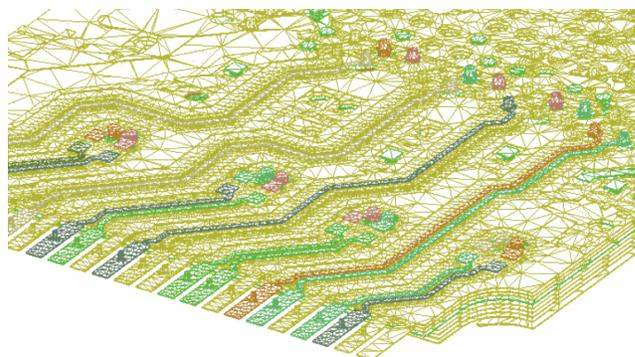


図2: アダプティブ・メッシュ機能は、広範囲な周波数にわたり、迅速かつ効率的に正確なモデル化を確実にします

機能

使いやすさの向上

- ▶ 使用可能なコンピュータ・リソースを解析中の構造に自動的に対応させることで、3Dエキスパートや非3Dエキスパートでも、タイムリーに正確な結果を得ることができます

飛躍的な並列化

- ▶ 3Dシミュレーションに必要なとされるコンピュータ構成の予算編成時に、エンジニアリング・マネージャがより柔軟に対応できるようにします

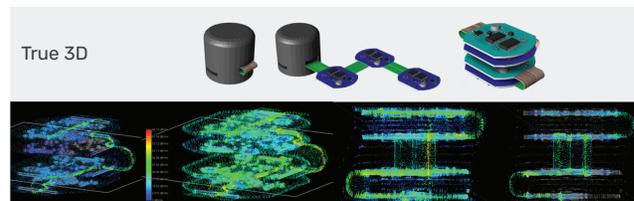


図3: 折りたたみと曲げを含むすべてのリジッドフレックス・デザインをモデル化します

柔軟性

- ▶ デスクトップ、社内環境、クラウドのHPCリソースのいずれかを利用し、すべてのエンジニアに真の3D解析を提供します

リソースの最大化

- ▶ 少数のコアしか使用できない場合のコンピュータ・リソースが完全に消費されることによる早期中断を無くします

すべてのデザイン・プラットフォームのユーザーが使用可能

- ▶ すべてのスタンダード・チップ、ICパッケージ、PCBプラットフォームから、容易に読み込むことができます

統合された3Dソリューション

- ▶ ケイデンスのAllegro® Package Designer Plus SiP
Layout Option、および、Virtuoso®とAllegroプラットフォームとの統合により、再描画なしに解析ツールで最適化やデザイン・ツールでの実装が可能です

モデルEMインターフェイス

- ▶ ケーブルやコネクタなどのメカニカル構造をシステム・デザインと統合し、単一のモデルとしてEMインターフェイスのモデルを作成します

Sigrity 3D workbench

- ▶ 電気解析用の3D固体モデルの作成や編集、インポートするための3DメカニカルCAD GUIが組み込まれています。ACIS、IGES、STEPなどの一般的なメカニカルCADフォーマットおよびケイデンスのAllegroとSigrityフォーマットからデザイン・データを取り込むことができます。3Dコンポーネントは、パラメータ化し計算式を与えて簡単に作成することができ、柔軟なモデリングやシミュレーションの最適化が可能です。3D CADのジオメトリの問題と位置ずれのエラーは、3D Workbenchのモデル・クリアアップ機能により、すばやく修復できます。高性能なアダプティブ・メッシュ・アルゴリズムにより、小さく入り組んだ3Dコンポーネントから、筐体を含む大規模で複雑な電子システムに対して正確なメッシュを自動的に生成することが可能です

動作OSとインターフェイス

- ▶ Microsoft WindowsおよびLinux
- ▶ ケイデンスやサード・パーティのPCBやICパッケージ・レイアウト・データベースへのインターフェイス

サービスとサポート

- ▶ ケイデンスのアプリケーションエンジニアは、技術問い合わせに回答いたします。ケイデンスでは、テクニカルな支援や個別のトレーニングコースも用意しています
- ▶ Internet Learning Series (iLS) のオンラインコースでは、インターネット経由で、自身のコンピュータ環境でトレーニングを自由に受講することができます

IC PKG Test Cases	CPU Cores	Clarity	Legacy	Performance Gain	Clarity Memory Requirement	Clarity Memory Reduction
64 signals across 8 packages and 1 PCB	128	28h	Can't solve	N/A	32GB	N/A

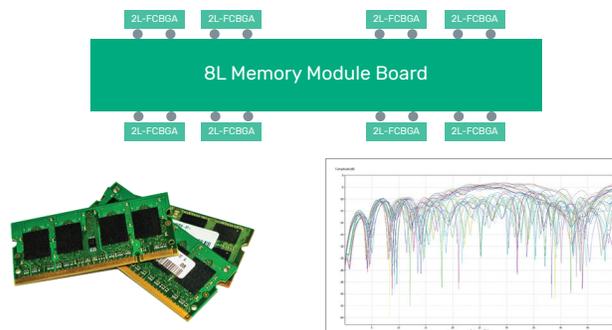


図4. 複数パッケージを伝搬する信号をPCBと一緒にモデル化。この大規模の問題は、従来のEMソルバーでは解けません

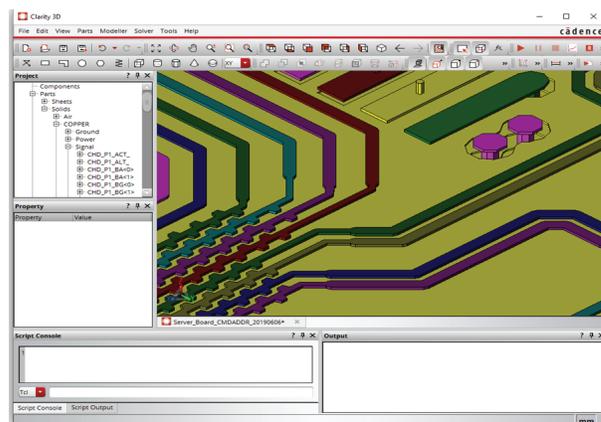


図5: Clarity 3Dでのタブ付き配線サンプルモデルの3D表示

- ▶ Cadence Online Supportでは、沢山の最新のソリューションや技術資料の参照や、ソフトウェアのダウンロードが可能です
- ▶ サポートについての詳細は、以下をご覧ください：
www.cadence.com/support
- ▶ トレーニングについての詳細は、以下をご覧ください：
www.cadence.com/training