

EMX Planar 3D Simulator

High-frequency electromagnetic simulator

Cadence® EMX® Planar 3D Simulator は、高周波、RF、ミックスシグナル集積回路に対応した電磁界シミュレータです。EMX Simulator を利用することで、大規模 RF 回路ブロックの特性や動作、受動素子のシミュレーションや配線の寄生情報の解析を、高精度かつ効果的に実行することが可能になります。EMX Simulator は、妥協のない処理速度と精度とあわせて、自動化に重点を置いています。EMX Simulator は、業界をリードする有限要素法や境界要素法を用いたツールと比較して、桁違いに速いことがベンチマークされています。EMX Simulator は、業界標準の入力フォーマットや出力フォーマットと、最新 IC レイアウト機能の自動処理と共に、最高の自動化の指針に基づいて構築されています。EMX Simulator を用いることで、デザイン・サイクルを短縮し、より少ないリスクでより良い製品の市場投入を可能にします。

Accurate physics

- ▶ 3D 導体およびビア
- ▶ 真の体積電流
- ▶ 高精度なサイドウォール・キャパシタンス
- ▶ 層基板と損失性基板の効果
- ▶ 基板および部品相互間のカップリング

Applications

- ▶ 受動素子ライブラリ
- ▶ スパイラル・インダクタ、MOM キャパシタ、MIM キャパシタ、バラン、トランスフォーマー
- ▶ RFIC 回路、VCO、LNA
- ▶ RF のテスト・ストラクチャ
- ▶ 高 Q 値を持つパッシブ・イン・パッケージ・フィルタ
- ▶ 大出力分散型 RF アンテナ

Automated handling of mask-ready layout

- ▶ ビアの自動マーキング
- ▶ コンテキスト依存のビア

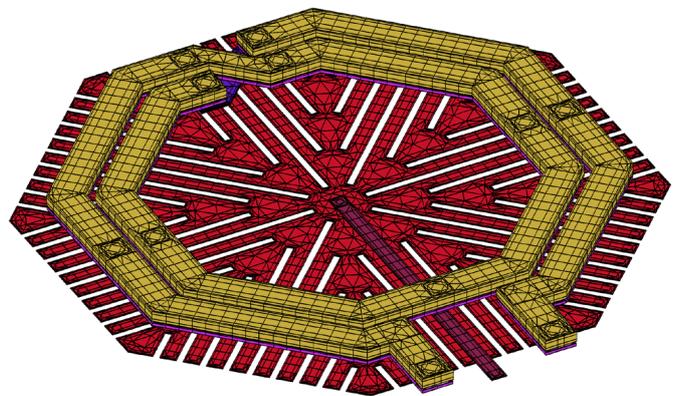


図 1. Inductor with shield

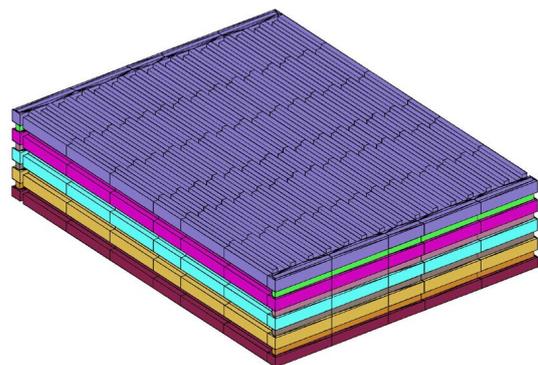


図 2. MoM capacitor

- ▶ スロット・ルール、ダミー・フィル
- ▶ 幅とスペースに依存したメタル・バイアス
- ▶ ハーフ・ノードのためのスケーリング処理

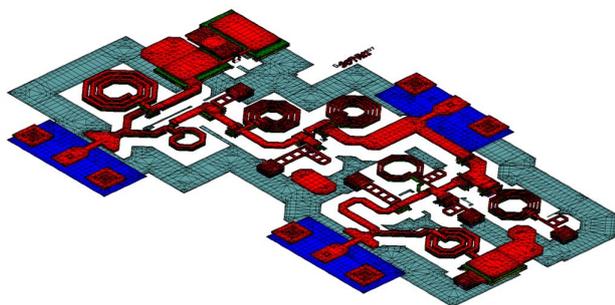


図 3. Full RF Circuit

Advanced numerics

- ▶ 高速な行列構築のためのマルチポール
- ▶ 幾何学的な規則性の利用
- ▶ メモリー使用量を削減するための圧縮機能
- ▶ 高速な解法のための安定した反復ソルバ
- ▶ 低周波数領域の高い精度
- ▶ マルチ・コアに対応した速度向上

Integration to Virtuoso Environment

- ▶ Cadence Virtuoso® Custom IC Design Platform とのシームレスなインターフェイス
- ▶ 統合されたプロット環境
- ▶ Cadence Spectre®モデルの自動生成
- ▶ 自動レイアウト簡素化機能

Cadence Services and Support

- ▶ Cadenceのアプリケーションエンジニアは、技術問い合わせに回答いたします。Cadence では、テクニカルな支援や個別のトレーニングコースも用意しています。
- ▶ Internet Learning Series (ILS)のオンラインコースでは、インターネット経由で、自身のコンピュータ環境でトレーニングを自由に受講することができます。
- ▶ Cadence Online Support では、沢山の最新のソリューションや技術資料の参照や、ソフトウェアのダウンロードが可能です。
- ▶ サポートについての詳細は、以下をご覧ください：
<https://www.cadence.com/support>
- ▶ トレーニングについての詳細は、以下をご覧ください：
<https://www.cadence.com/training>

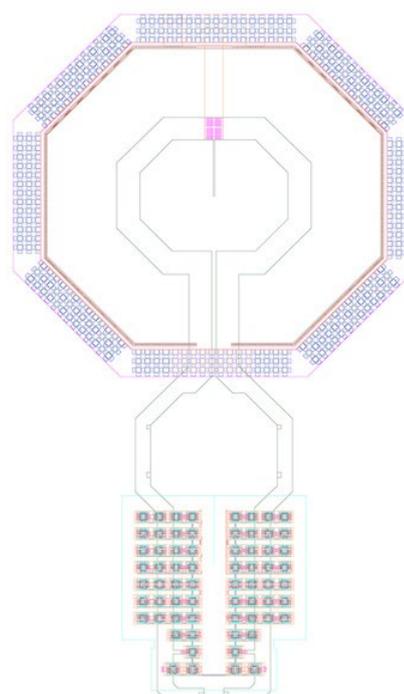


図 4. VCO

The image displays the Cadence Virtuoso interface for the EMX Planar 3D Simulator. The main window shows a layout of a single-ended inductor with various metal layers and vias. The EMX (wlanPALib: INDL0) dialog box is open, showing simulation parameters and options. Below the layout, a table lists the layer properties, and at the bottom, two plots show the inductor's inductance and quality factor (Q) versus frequency.

EMX (wlanPALib: INDL0) Settings:

- Process: emxskill/processes/gpdksize50.proc
- X-section: Scaled
- Black-boxed cells: (None)
- GDS view: EMX
- Accuracy options (all lengths in microns):
 - Edge mesh: 1
 - Thickness: 1
 - Via merge: 0.5
 - 3D metals: *
- Signals: PLUS MINUS
- Grounds: (None)
- Frequency range (all frequencies in Hertz):
 - Start: 0
 - Stop: 2e+10
 - Step: 1e+08
- Advanced options:
 - Simulation: Start, Status, Stop
 - Visualize: mesh+stop, mesh, current, charge
 - ParaView: Mesh, Current, Charge, Open
 - Type: Single-ended inductor
 - Plotting: Plot, Waveform viewer
 - Create model: Start, Status, Stop
 - Create view: Symbol, Model, Spar, PZ, DC
 - Form state: Save, Load, Save to view, Load
 - File or view: EMX_for
 - Other: Clean up, View documentation

Layer Properties Table:

Layer	Material	Thickness (h)	Permittivity (e)
metal10	metal10	1.45 μm	4.2
via9	via9	0.28 μm	4.2
metal9	metal9	3.23 μm	4.2
via8	via8	0.11 μm	4.2
metal8	metal8	0.725 μm	4.2
via7	via7	0.775 μm	4.2
metal7	metal7	0.82 μm	4.2
via6	via6	0.85 μm	4.2
metal6	metal6	0.85 μm	4.2
via5	via5	0.85 μm	4.2
metal5	metal5	0.85 μm	4.2
via4	via4	0.85 μm	4.2
metal4	metal4	0.85 μm	4.2
via3	via3	0.85 μm	4.2
metal3	metal3	0.85 μm	4.2
via2	via2	0.85 μm	4.2
metal2	metal2	0.85 μm	4.2
via1	via1	0.85 μm	4.2
metal1	metal1	0.85 μm	4.2
subcont	subcont	0.21 μm	4.2
odcont	odcont	0.31 μm	4.2
od	od	0.3 μm	3.9

Simulation Parameters:

- h=700 μm , e=11.9, 10 $\Omega\text{-cm}$, 10 S/m

Material Properties:

- metal10: h=1.45 μm , 21 m $\Omega\text{/sq}$, bias 88.8 nm
- metal9: h=3.4 μm , 5.45 m $\Omega\text{/sq}$, bias 69.5 nm
- metal8: h=0.9 μm , 21.8 m $\Omega\text{/sq}$, bias 25 nm
- metal7: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- metal6: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- metal5: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- metal4: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- metal3: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- metal2: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- metal1: h=0.22 μm , 0.14 $\Omega\text{/sq}$, bias 1.25 nm
- subcont: h=0.21 μm , 20 $\Omega\text{/sq}$
- odcont: h=0.31 μm , 20 $\Omega\text{/sq}$
- od: h=0.3 μm , 20 $\Omega\text{/sq}$

Simulation Results:

- Inductance: INDL0 (Left plot)
- Quality Factor: Q: INDL0 (Right plot)

図 5. Interface to Cadence Virtuoso

cadence®

ケイデンスは、電気・電子設計におけるグローバルな革新を可能にし、今日のエレクトロニクス製品を生み出すために重要な役割を果たしています。お客様はケイデンスのソフトウェア、ハードウェア、知的財産 (IP)、ノウハウを活用して、今日のモバイルアプリケーション、クラウドアプリケーション、コネクティビティアプリケーションを設計、検証できます。 www.cadence.com/jp

© 2020 Cadence Design Systems, Inc. All rights reserved worldwide. Cadence および Cadence ロゴは Cadence Design Systems, Inc. の米国またはその他の国における登録商標です。その他記載されている製品名および会社名は各社の商標または登録商標です。 13812 03/20 SA/RA/PDF