

## Legato Memory Solution

業界初のメモリ設計、検証、およびキャラクタライゼーション・ソリューション

Cadence® Legato™ Memory Solution は、すべてのメモリセル設計、メモリアレイとコンパイラ検証、およびメモリ・キャラクタライゼーションのためのワンストップ・ソリューションを提供します。コマンドライン・コックピットとシミュレータ間の緊密な統合により、アドバンスト・ノードのメモリの精度を維持しながら、シミュレーションのスループットを最大限に高めます。

### Overview

Legato Memory Solution は 3 つのコックピットから構成されます。セル設計コックピットでは、ビットセルを設計し、モンテカルロ解析を実行できます。メモリアレイとコンパイラ検証コックピットでは、複数の PVT コーナーにわたって高いスループットでフル・メモリアレイを検証できます。メモリ・キャラクタライゼーション・コックピットでは、SoC フルチップ・サインオフに使用されるメモリの Liberty モデルを作成できます。(図 1 参照)

### 利点

- 設計とキャラクタライゼーションでエンジンを共有し、結果の一貫性を確保
- 異なるツール間の緊密な統合により、全体のスループットを向上
- すべてのメモリ設計、検証、およびキャラクタライゼーションのためのワンストップ・ソリューション

### セル設計コックピット

セル設計では、高精度かつシリコンで実績のある SPICE シミュレーションを実行し、モンテカルロ解析を行えます。Cadence Spectre® Circuit Simulator または Spectre Accelerated Parallel Simulator (APS) を、ビットセルやセンスアンプのような SRAM 設計の小規模ブロックに使用できます。

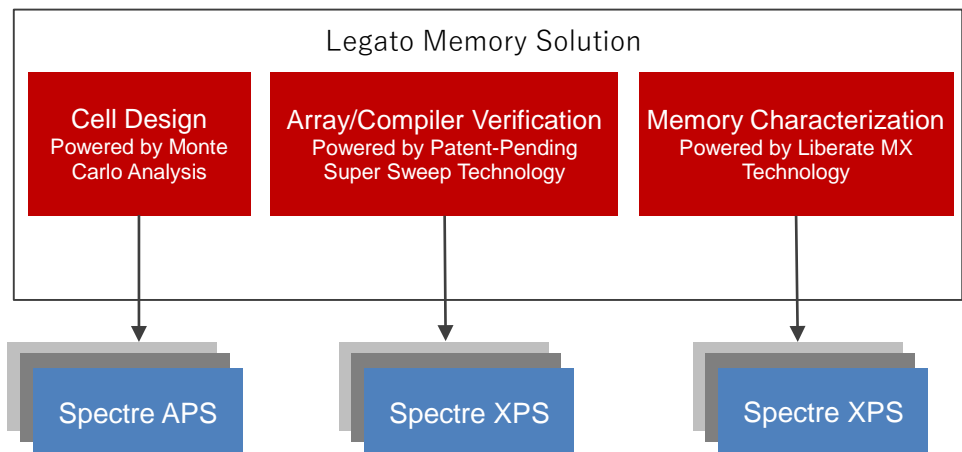


図 1. Legato Memory Solution 概要

### 利点

- ファウンダリで認定され、シリコンで実績のある、高速で高性能な SPICE シミュレータを統合
- SRAM ビットセルのモンテカルロ解析

### アレイとコンパイラ検証コックピット

アレイとコンパイラ検証コックピットでは、PVT コーナーにわたってタイミング・マージンとリーケージを検証できます。メモリセル設計が完了したら、メモリインスタンス全体を設計し検証する必要があります。シミュレーション・エンジンとして、Spectre eXtensive Partitioning Simulator (XPS)を使用します。

特許出願中の Super Sweep テクノロジー(図 2)をメモリ・ソリューションで活用することで、シミュレーション・スループットを最大化できます。この技術は、回路シミュレーションの様々なステップを探求し、それらを最適化して、最高のシミュレーション性能を提供します。すべての PVT コーナーにわたってスイープすることで、コーナーの適切なスイートをグルーピング化し、シミュレーション・スループットを最大限に高めることができます。

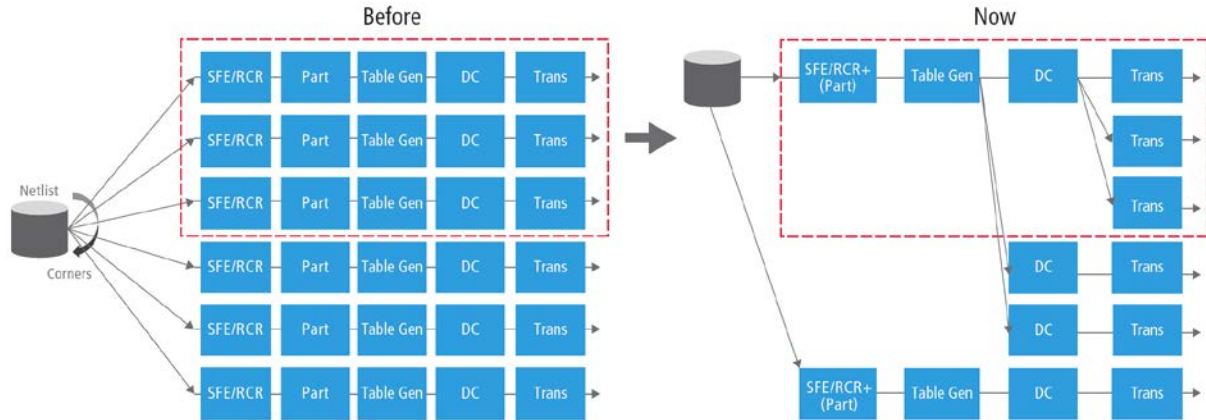


図 2. 特許出願中 Super Sweep テクノロジー

典型的なメモリ・キャラクタライゼーションの実行には、何千とまではいなくとも、何百ものシミュレーションが必要です。既に完了したシミュレーションを活用することで、シミュレーション結果を迅速に提供し、設計者と検証エンジニアに大きな生産性の向上をもたらします。

さらに、このアプローチはモンテカルロ解析にも役立ちます。モンテカルロ・シミュレーションでは、ネットリスト全体が多数(たとえば 1000~10000 回)シミュレートされます。各シミュレーションは同様に実行され、同様のシミュレーション・ステップを経ます。この場合、シミュレータは、ばらばらの独立した結果を多数出力します。マルチコーナー解析の場合のように、各コーナーにタイミングまたはパワーシミュレーションの結果を提供する代わりに、モンテカルロ解析は単一の値ではなく、確率分布を提供します。この場合、シミュレータはモンテカルロ解析に基づく確率分布を提供することができます。

### 利点

- Spectre XPS—メモリデザイン用の高性能かつ大規模プリ／ポストレイアウト対応シミュレータ。従来の FastSPICE シミュレータに比べてシミュレーションの実行時間を大幅に削減—との統合
- 特許出願中の Super Sweep テクノロジーで、PVT マルチコーナーとモンテカルロ解析に最高の性能を提供

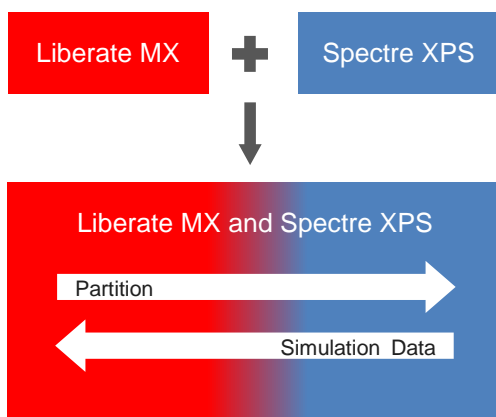


図 3. Liberate MX と Spectre XPS シミュレーション間の緊密な統合

### メモリ・キャラクタライゼーション・コックピット

メモリ・キャラクタライゼーション・コックピットでは、フルチップ SoC 検証で使用されるメモリのタイミングとパワーの Liberty モデルを生成できます。分散された CPU のネットワークを利用し、キャラクタライゼーションの実行時間を最適化するための独自の技術を利用して、Cadence Virtuoso® Liberate MX Memory Characterization Solution は、正確なタイミング制約と、タイミング、パワーおよびノイズの電流源モデルを簡単かつ迅速に生成できます。キャラクタライゼーション中、強化された Liberate MX ソリューションがネットリストを小さなリーフレベルのピースに分割し、Spectre 回路シミュレータが各ピースを正確にシミュレートします。(図 3 参照) Spectre XPS は、精度を確保するため、トップとリーフの双方のレベルで最高精度モードを実行します。トポロジ認識と Super Sweep テクノロジーを用いて、Spectre XPS はすべてのシミュレーションを満たし、精度と実行時間を同時に提供します。メモリ・キャラクタライゼーションと回路シミュレーション間の緊密な統合が、ポイントツールでは達し得ない更なる精度と性能の向上を提供します。

### 利点

- メモリ用に特別に設計されたテクノロジーを利用して、高精度かつ高速なメモリ・キャラクタライゼーションを提供
- CSS、NLDM、ECSSM、タイミング、パワー、およびノイズフォーマットの正確にモデリングされたメモリにより、フルチップ SoC 検証が可能
- Spectre XPS とのシームレスな統合により、SPICE の精度と高速な実行時間を提供

### ケイデンスのサービスとサポート

- ケイデンスのアプリケーション・エンジニアは、電話、Eメールまたはインターネットで技術的な質問に回答します。また、技術的な支援と個別のトレーニングを提供します。
- ケイデンス認定インストラクタが 70 以上のコースを教え、現実の体験をトレーニングルームにもたらしめます。
- 25 以上のインターネット・ラーニング・シリーズ(iLS)オンライン・コースでは、インターネット経由で、自身のコンピュータでトレーニングを自由に受講できます。
- Cadence Online Support では、最新のソリューション、技術資料、ソフトウェアのダウンロード等のナレッジベースに、

24 時間年中無休でオンライン・アクセスが可能です。

- 更なる情報は以下をご参照ください:  
サポート: [www.cadence.com/support](http://www.cadence.com/support)  
トレーニング: [www.cadence.com/training](http://www.cadence.com/training)

**cadence**<sup>®</sup>

**日本ケイデンス・デザイン・システムズ社**

本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45  
営業本部  
TEL.(045)475-8410 FAX.(045)475-8415  
〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F  
TEL.(06)6121-8095 FAX.(06)6121-7510

URL <https://www.cadence.com/jp/>

© 2017 Cadence Design Systems, Inc. All rights reserved worldwide.  
CadenceおよびCadenceロゴは、Cadence Design Systems, Inc.の登録商標です。  
その他記載されている製品名および会社名は、各社の商標または登録商標です。  
\* 掲載の内容は、2017年9月現在のものです。



販売代理店 **イノテック株式会社** ICソリューション本部

〒222-8580 神奈川県横浜市港北区新横浜 3-17-6  
TEL.(045)474-2290,2291,2293(営) FAX.(045)474-2395  
〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F  
TEL. (06)6121-7703(営) FAX. (06)6121-7720  
URL <http://www.innotech.co.jp/>